

**МИНОБРНАУКИ РОССИИ**  
**Федеральное государственное бюджетное учреждение науки**  
**«Институт ядерной физики им. Г.И. Будкера СО РАН»**

УТВЕРЖДАЮ  
директор ИЯФ СО РАН,

академик \_\_\_\_\_ П.В.Логачев

«\_\_\_\_\_» \_\_\_\_\_ 2018 г.

**СОВРЕМЕННЫЕ ТЕХНОЛОГИИ РАЗРАБОТКИ ЭЛЕКТРОНИКИ**

Рабочая программа дисциплины

Направление подготовки

**03.06.01 Физика и астрономия (уровень подготовки кадров высшей квалификации)**

Общая трудоемкость дисциплины: 3 зачетные единицы – **108** часа.

Форма промежуточной аттестации: зачет

Виды деятельности:

Лекции	0	контактная работа обучающихся с преподавателем	34
Семинарские занятия	34		
Самостоятельная работа	70	занятия в активной и интерактивной форме	34
Консультации			
Зачеты	4	Экзамены	

**Новосибирск- 2018**

Программа курса «Современные технологии разработки электроники» составлена в соответствии с требованиями федерального государственного стандарта высшего образования по направлению подготовки 03.06.01 Физика и астрономия (уровень подготовки кадров высшей квалификации).

Дисциплина «Современные технологии разработки электроники» предназначена для ознакомления аспирантов с технологиями, используемыми в электронном обеспечении современных физических установках и задачами, решаемых при проектировании такого обеспечения.

Преподавание дисциплины предусматривает следующие формы организации учебного процесса: интерактивные семинары с использованием презентационного оборудования.

Программой дисциплины предусмотрены следующие виды контроля:

Текущий контроль: контроль посещаемости и выполнением тестовых задач на практических занятиях.

Общая трудоемкость дисциплины составляет 3 зачетных единицы, 108 часов, в том числе 34 часа семинарских занятий, 70 часов самостоятельной работы.

Составитель:

к.т.н., В.В. Жуланов

Рабочая программа

## **Содержание**

1. Цели освоения дисциплины .....	4
2. Место дисциплины в структуре программы обучения .....	4
3. Компетенции обучающегося, формируемые в результате освоения дисциплины .....	4
4. Структура и содержание дисциплины .....	5
5. Образовательные технологии .....	6
6. Учебно-методическое обеспечение самостоятельной работы студентов и аспирантов .....	6
7. Фонд оценочных средств для проведения аттестации по итогам освоения дисциплины: .....	6
8. Учебно-методическое и информационное обеспечение дисциплины .....	7
9. Материально-техническое обеспечение дисциплины .....	7

# «Современные технологии разработки электроники»

## Рабочая программа дисциплины

### 1. Цели освоения дисциплины

Дисциплина «Современные технологии разработки электроники» предназначена для ознакомления аспирантов с технологиями, используемыми в электронном обеспечении современных физических установках и задачами, решаемых при проектировании такого обеспечения.

Современную физическую установку невозможно представить без огромного количества разнообразной электронной аппаратуры, работу которой физик-экспериментатор должен хорошо понимать, представлять её возможности и ограничения. Первый раздел курса посвящён введению в принципы и организацию электроники экспериментальной установки.

Бурное развитие технологий производства электронной компонентной базы приводит к постоянному расширению возможностей при проектировании физической аппаратуры, улучшению её метрологических качеств. Платой за это являются усложнение циклов разработки и появление новых методологий проектирования электронных устройств.

Если несколько десятилетий назад аналоговая часть измерительного тракта строилась на дискретных транзисторах и интегральных компонентах общего назначения, то в настоящий момент для высококачественной аналоговой обработки сигналов всё чаще используются специализированные интегральные схемы (ASIC – Application-Specific Integrated Circuit), разрабатываемые под конкретную задачу. Анализу возможностей и этапов проектирования и изготовлению специализированных интегральных схем посвящена большая часть второго раздела курса.

Большие потоки данных с современных физических установок вынуждают проводить цифровую обработку сигналов и фильтрацию полезной информации в реальном времени. Для решения этой задачи удачно подходит использование ППВМ (Программируемая Пользователем Вентильная Матрица, Field-Programmable Gate Array –FPGA), которая представляет собой большое количество логических ресурсов, связи между которыми проектируются разработчиком и могут оперативно меняться. Ознакомление с возможностями ППВМ и циклом разработки дизайнов для них посвящена третий раздел курса.

### 2. Место дисциплины в структуре программы обучения

Дисциплина «Современные технологии разработки электроники» относится к вариативной части блока 1 «Дисциплины (модули)». Дисциплина является элективной (дисциплиной по выбору аспиранта).

Аспиранты, приступающие к изучению этой дисциплины, должны иметь общую базовую подготовку в рамках программы 5-6 лет обучения в ВУЗе, в том числе:

- иметь общие знания по радиоэлектронике;
- уметь читать электрические принципиальные схемы;
- понимать работу активных элементов – транзисторов, операционных усилителей;
- понимать работу простых цифровых элементов – триггеров, комбинаторной логике, элементов памяти;
- иметь общее представление о устройстве и работе физических установок.

### 3. Компетенции обучающегося, формируемые в результате освоения дисциплины

Дисциплина нацелена на формирование у выпускника следующих компетенций:

- способность к критическому анализу и оценке современных научных достижений, генерированию новых идей при решении исследовательских и практических задач, в том числе в междисциплинарных областях (УК-1);
- способность самостоятельно осуществлять научно-исследовательскую деятельность в соответствующей профессиональной области с использованием современных методов исследования и информационно-коммуникационных технологий (ОПК-1);

В результате освоения дисциплины обучающийся должен:

- **иметь представление** о принципах построения электронной аппаратуры для физических установок и их возможностях;
- **знать** технологии проектирования аналоговых и цифровых частей электронной аппаратуры.

#### 4. Структура и содержание дисциплины

Дисциплина «Современные технологии разработки электроники» представляет собой полугодовой курс, читаемый в аспирантуре ИЯФ СО РАН. Общая трудоемкость дисциплины составляет 3 зачетных единицы, 108 часов.

№ п/п	Раздел дисциплины	Неделя семестра	Виды учебных занятий, включая самостоятельную работу студентов и трудоемкость (в часах)				
			Всего	Аудиторные часы		Сам. работа в течение семестра (не включая период сессии)	Зачет
				Лекции (кол-во часов)	Семинары		
1	Введение.	1	4		2	2	
2	Основные электронные устройства экспериментальных установок.	2	4		2	4	
3	Организация электронной аппаратуры.	3	4		2	4	
4	САПР для проектирования электронных устройств.	4	12		2	4	
5	Цикл изготовления ASIC	5	4		2	8	
6	Цикл разработки дизайна ASIC	6-7	10		4	4	
7	Полевой транзистор	8	8		2	4	
8	Схемы на полевых транзисторах	9-10	10		4	4	
9	Устройство ППВМ	11	4		2	4	
10	Цикл проектирования дизайна ППВМ	12-13	12		4	8	
11	Язык описания аппаратуры VHDL	14-15	12		4	8	
12	Моделирование дизайнов ППВМ.	16	6		2	8	
13	Встраиваемые процессоры	17	12		2	8	
17	Зачет	18	4				4
18	Итого		108		34	70	4

#### Содержание дисциплины:

Раздел I. Общие сведения по технологиям разработки электроники. САПР.

- Введение. Цели и задачи электронной аппаратуры экспериментальной установки. Задачи и принципы построения многоуровневой триггерной системы. Задачи и принципы построения Системы сбора данных.

- Основные электронные устройства экспериментальных установок: Зарядочувствительный усилитель, усилитель-формирователь, дискриминатор, аналого-цифровой преобразователь;
- Организация электронных модулей электронной аппаратуры экспериментальной установки. Магистрально-модульные шины: SAMAC, VME, ATCA, uTCA. Среда передачи электрических сигналов и цифровых данных: коаксиальный кабель, витая пара, Волоконно-оптическая линия связи;
- Проектирование электронных устройств. Изготовление печатных плат и их монтаж. САПР для проектирования электронных устройств. Ввод схемотехнической информации, моделирование, трассировка печатной платы.

#### Раздел II. Разработка ASIC.

- Цикл изготовления ASIC, кооперация нескольких дизайнов на одной полупроводниковой пластине – MPW (Multi-project wafer)
- Цикл разработки ASIC: ввод схемотехнической информации, топологическая трассировка, верификация дизайнов: моделирование, LVS, DRC, вывод дизайна для изготовления;
- Полевой транзистор, режим работы ПТ, моделирование работы ПТ
- Схемы на ПТ: токовое зеркало, усилитель.

#### Раздел III. Разработка дизайна ППВМ.

- Устройство ППВМ: комбинаторные блоки, триггеры, блоки памяти, вычислительные блоки;
- Цикл проектирования дизайна ППВМ: ввод дизайна (языки описания аппаратуры, схемотехнический ввод), верификация, синтез, топологическое планирование, упаковка, подготовка бинарного файла.
- Язык описания аппаратуры VHDL, последовательные операции, параллельные операции.
- Моделирование дизайнов ППВМ.
- Встраиваемые процессоры, системы-на-кристалле (SoC): NIOS II, Microblaze, Zynq

### 5. Образовательные технологии

Занятия по курсу проводятся в форме интерактивных семинаров, совмещающих элементы лекций, демонстрируемых с использованием мультимедийного оборудования, и практическую работу в терминальном классе. Занятия проводятся в интерактивном режиме в малых группах (до восьми человек)

### 6. Учебно-методическое обеспечение самостоятельной работы студентов и аспирантов

Самостоятельная работа студентов поддерживается компьютерными презентациями лекций в электронно-образовательной информационной системе аспирантуры ИЯФ СО РАН:

В качестве текущего контроля успеваемости используется контроль посещаемости и выполнение тестовых работ.

### 7. Фонд оценочных средств для проведения аттестации по итогам освоения дисциплины:

#### Примеры тестовых заданий

1. Временное моделирование ЗЧУ с разными постоянными времени цепи обратной связи;
2. Трассировка конвертора логических сигналов;
3. Временное моделирование усилителя напряжения типа «push-pull». Моделирование АЧХ усилителя;
4. Трассировка усилителя типа «push-pull». Экстракция паразитных элементов. Сравнение моделирования с и без паразитных компонентов
5. Построение дизайна делителя частоты в произвольное количество раз. Моделирование дизайна.

6. Построение дизайна дешифратора данных АЦП. Моделирование дешифратора данных АЦП для произвольных данных АЦП

## **8. Учебно-методическое и информационное обеспечение дисциплины**

### **Список основной и дополнительной литературы:**

#### **Основная литература**

1. В.В.Балакин, В.А.Журавлев, Э.Л.Неханевич. Интерфейсы системы ДОЗА для персонального компьютера, Препринт ИЯФ 2003-002 (720 Кб), Новосибирск, 2003. – электронный ресурс
2. Логашенко И.Б. Компьютерные технологии в ФЭЧ. Электронный лекционный курс / Новосибирск: НГУ, 2012.

#### **3. Интернет ресурсы:**

4. 1. <http://altera.com>
5. 2. <http://xilinx.com>
6. 3. <http://vhdl-manual.narod.ru/>

## **9. Материально-техническое обеспечение дисциплины**

Занятия проводятся в терминальном классе, оборудованном мультимедийным проектором и компьютером, необходимых для презентации электронного варианта лекций и проведения компьютерных демонстраций, и рабочими местами пользователей для выполнения тестовых заданий.